

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年11月10日

出 願 番 号

Application Number:

特願2000-342847

出 願 人

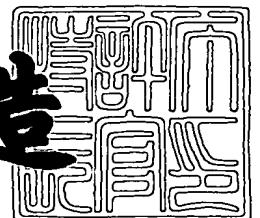
Applicant(s):

三洋電機株式会社

2001年11月 2日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3095907

【書類名】 特許願

【整理番号】 KIA1000079

【提出日】 平成12年11月10日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 3/00  
G08C 15/06

【発明者】

【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社  
社内

【氏名】 近藤 英雄

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代表者】 桑野 幸徳

【代理人】

【識別番号】 100111383

【弁理士】

【氏名又は名称】 芝野 正雅

【連絡先】 03-3837-7751 法務・知的財産部 東京事務所

【手数料の表示】

【予納台帳番号】 013033

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9904451

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 マイクロコンピュータ

【特許請求の範囲】

【請求項 1】 ホストとマイクロコンピュータ間のデータ送受信のインターフェースを行う USB インターフェース回路と、

前記 USB インターフェース回路内に設けられ、データを一時記憶する送受信用テンポラリレジスタと、

マイクロコンピュータ内の CPU 及び前記送受信用テンポラリレジスタからアクセス可能な RAM と、を備え、

前記テンポラリレジスタと前記 RAM との間でデータ転送を行うようにしたことを特徴とするマイクロコンピュータ。

【請求項 2】 前記 USB インターフェース回路から出力される第 1 のアドレス信号と前記 CPU から出力される第 2 のアドレス信号を選択して前記 RAM のアドレスデコーダに入力するアドレス選択回路を備え、前記 RAM のデータ領域を USB インターフェース回路及び前記 CPU からアクセス可能としたことを特徴とする請求項 1 に記載のマイクロコンピュータ。

【請求項 3】 前記アドレス選択回路は、ホストからのデータ受信中は前記 USB インターフェース回路から出力される第 1 のアドレス信号を選択することを特徴とする請求項 2 に記載のマイクロコンピュータ。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、ホストとマイクロコンピュータ間のデータ送受信のインターフェースを行う USB インターフェース回路を内蔵したマイクロコンピュータに関するものである。

【 0 0 0 2 】

【従来の技術】

近年、パーソナルコンピュータ等において、周辺デバイスの拡張性の自由度を高めるために、USB (Universal Serial Bus) のサポートが始められている。

USBはユーザの利便性を考慮して考案されたシリアルインターフェース規格であって、キーボード、マウス、カメラ、プリンタ、スキャナー、スピーカ等の様々な周辺デバイスとパーソナルコンピュータ等との通信に共通に使用できる。

【0003】

図4はUSBを利用したパーソナルコンピュータと周辺デバイスとの接続構成例を示す図である。上位のパーソナルコンピュータ100とハブ101との間はUSBケーブルで接続され、さらにハブ101の下位には周辺デバイス102～105が接続され得る。そして、パーソナルコンピュータ100によって周辺デバイス102～105の管理が行われる仕組みになっている。このように、USBは多重スター型のネットワーク構造の双方向通信可能なシリアルバスといえる。

【0004】

ここで、USBケーブルには4本の信号線が含まれる。その内訳は電源用2本と、データ信号用2本である。データ信号は基本的には差動信号( $D^+$ ,  $D^-$ )として扱われる。また、USBを利用したデータ転送は、転送単位がフレームという概念で時間分割され、そのフレームを積み重ねていくことにより行う。1つのフレームはSOF (Start Of Frame) パケットにより開始する。そして、ホストのパーソナルコンピュータは予めそのフレームの中にスケジューリングされたデータ転送要求トークン(キーボードやカメラからのデータ入力要求や、音声データの出力要求)を順次送出することにより、複数の周辺デバイスとのデータ転送を並行して行う。

【0005】

なお、USBに関する技術文献として、例えば「Interface」(1997年1月号)、特開平11-205412号公報等がある。

【0006】

【発明が解決しようとする課題】

上述したUSBを利用してパーソナルコンピュータとマイクロコンピュータとの間のデータ通信を行う場合、そのデータ量が非常に多いことから、通常、マイクロコンピュータ内に、データメモリ用RAMとは別にUSBのデータ送受信用

バッファメモリ（F I O F 等）が設けられる。このため、その分マイクロコンピュータのチップサイズが増大してしまうという問題を有していた。

【 0 0 0 7 】

本発明は、かかる従来技術の課題に鑑みて為されたものであり、ホストとの U S B データ送受信を行う際に、汎用マイクロコンピュータが本来具備しているデータメモリ用の R A M を有効活用すると共に、マイクロコンピュータのチップサイズを小さくすることを目的としている。

【 0 0 0 8 】

【課題を解決するための手段】

本発明のマイクロコンピュータは、上述した課題を解決するために、ホス ト とマイクロコンピュータ間のデータ送受信のインターフェースを行う U S B インターフェース回路と、前記 U S B インターフェース回路内に設けられ、データを一時記憶する送受信用テンポラリレジスタと、マイクロコンピュータ内の C P U 及び前記送受信用テンポラリレジスタからアクセス可能な R A M と、を備え、前記テンポラリレジスタと前記 R A M との間でデータ転送を行うようにしたことを特徴とする。

【 0 0 0 9 】

これにより、汎用マイクロコンピュータが本来具備しているデータメモリ用の R A M の有効活用が図られ、マイクロコンピュータのチップサイズを小さくすることができる。

【 0 0 1 0 】

また、前記 U S B インターフェース回路から出力される第 1 のアドレス信号と前記 C P U から出力される第 2 のアドレス信号を選択して前記 R A M のアドレスデコーダに入力するアドレス選択回路を備え、前記 R A M のデータ領域を U S B インターフェース回路及び前記 C P U からアクセス可能としたことを特徴とする。

【 0 0 1 1 】

また、前記アドレス選択回路は、ホストからのデータ受信中は前記 U S B インターフェース回路から出力される第 1 のアドレス信号を選択することを特徴とす

る。これにより、ホストからのデータ受信を確実にすることができる。

【0012】

【発明の実施の形態】

次に、本発明の実施形態について図面を参照しながら説明する。図1は、本発明の実施形態に係るマイクロコンピュータの構成を示すブロック図である。

【0013】

以下で、マイクロコンピュータ10は8ビット構成として説明する。マイクロコンピュータ10とパーソナルコンピュータ100とは1対の差動信号線によって接続される。そして、USBデータ、すなわちUSB差動信号( $D^+$ ,  $D^-$ )はマイクロコンピュータ10の端子P1, P2を介して入出力される。USB差動信号( $D^+$ ,  $D^-$ )は、USB通信プロトコルに従ったシリアルデータ信号である。

【0014】

20は、端子P1, P2に接続された入出力回路であって、差動入力バッファ21、入力バッファ22, 23及び出力バッファ24, 25から構成されている。ここで、入力バッファ22, 23はUSB差動信号( $D^+$ ,  $D^-$ )の状態が(L, L)となる場合を考慮して設けられている。

【0015】

マイクロコンピュータ10に内蔵されたUSBインターフェース回路30は、パーソナルコンピュータ100との間のデータ送受信のインターフェースを行うもので、特にデータ受信時は入出力回路20からのUSB差動信号( $D^+$ ,  $D^-$ )を受けて各種のデータ処理を行う。

【0016】

USBインターフェース回路30は、上記シリアルデータ信号から必要なデータを抽出する。この時、USBインターフェース回路30は当該シリアルデータ信号が如何なる転送フォーマットであるかを判別すると共に、エラー信号処理等を行う。またUSBインターフェース回路30は、上記データ処理が施されたシリアル信号をマイクロコンピュータ10が処理可能な所定形式の平行信号(例えば8ビット構成)に変換する。

## 【 0 0 1 7 】

さらに、USBインターフェース回路30は、パラレル変換された8ビット×4=32ビットのプログラムデータを一時記憶するテンポラリレジスタ31及び制御レジスタ（不図示）を備えている。制御レジスタにはパーソナルコンピュータ100がホストとして管理すべき各種データ（デバイスに割り付けられるアドレスデータ等）がセットされる。

## 【 0 0 1 8 】

なお、USBインターフェース回路30はマイクロコンピュータ10からパーソナルコンピュータ100へのデータ送信時には上記と全く逆のデータ処理（パラレルデータからシリアルデータへの変換等）を行っている。

## 【 0 0 1 9 】

RAM40はUSBインターフェース回路30のテンポラリレジスタ31のデータから逐次転送される32ビット単位のプログラムデータを一時記憶するために利用される。そして、USBインターフェース回路30とRAM40との間のデータ転送を行うために、専用の32本の信号線が設けられている。RAM40に蓄積されたプログラムデータが所定量（例えば128バイト）に達すると、128バイトのプログラムデータはマイクロコンピュータ10のバス45を経由してフラッシュROM50へ転送される。

## 【 0 0 2 0 】

逆に、フラッシュROM50に書き込まれたプログラムデータをRAM40へ転送し、そのRAM40内に記憶されたプログラムデータをUSBインターフェース回路30のテンポラリレジスタ31へ転送することも可能である。

## 【 0 0 2 1 】

一般に、USB通信によればパーソナルコンピュータ100から大量のデータがデバイス側に送出されるため、デバイス側には特別のデータバッファを設けることが行われる。

## 【 0 0 2 2 】

これに対して、本発明ではマイクロコンピュータ10がデータメモリとして本来有しているRAM40をUSB通信によるデータを一時記憶するために利用す

るという構成を採ることでデータメモリの有効活用を図っているが特徴である。

【 0 0 2 3 】

図 2 は、R A M 4 0 及び周辺回路を示すブロック図である。U S B インターフェース回路 3 0 からはアドレス信号 A D R 1、C P U 7 0 からはアドレス信号 A D R 2 が出力され、アドレス選択回路 8 0 に入力される。アドレス選択回路 8 0 はアドレス信号 A D R 1、A D R 2 のいずれかを選択してアドレス指定回路 8 1 に入力する。

【 0 0 2 4 】

そして、アドレス指定回路 8 1 の出力はアドレスデコーダ 4 1 に入力され、アドレス信号 A D R 1、A D R 2 のいずれかに応じて同一のデータ領域がアクセス可能に構成されている。

【 0 0 2 5 】

上述した構成によれば、R A M 4 0 のデータ領域 4 2 はアドレス信号 A D R 2 が選択された場合は C P U 7 0 がコントロールするデータメモリ領域として利用可能であると共に、アドレス信号 A D R 1 が選択された場合には、U S B インターフェース回路 3 0 からのプログラムデータ（3 2 ビット単位）を一時記憶するためのデータメモリ領域としても利用可能である。すなわち、R A M 4 0 のデータ領域は、C P U 7 0 と U S B インターフェース回路 3 0 の両方からアクセス可能である。

【 0 0 2 6 】

ただし、上記のアドレス選択は、パーソナルコンピュータ 1 0 0 とのデータ送受信中については、U S B インターフェース回路 3 0 からのアドレス信号 A D R 1 を選択するように構成されている。これはパーソナルコンピュータ 1 0 0 からのデータ転送が途中で中断できないという U S B の特性に基づくものである。具体的には、U S B インターフェース回路 3 0 のテンポラリレジスタ 3 1 がフル状態になったことを検知する信号に基づいて、マイクロコンピュータ 1 0 はウェイト（待機）状態に自動的に設定される。

【 0 0 2 7 】

また、図 1 において、5 0 はフラッシュ R O M であり、U S B 制御プログラム



（具体的には書き込み制御プログラム）が予め書き込まれ、格納された第1のプログラム領域53と、パーソナルコンピュータ100からのプログラムデータがRAM40を経由して書き込まれる第2のプログラム領域52と、に分割されている。ここで、第1のプログラム領域53は書き換えが不能なようにライトプロテクトされている。

#### 【0028】

60はプログラムカウンタであって、その出力はフラッシュROM50のアドレスデコーダ51に印加されている。プログラムカウンタ60の出力値は後に説明するようにUSB通信の状態に応じて、CPUからの命令により所定番地にジャンプする。すなわち、パーソナルコンピュータ100からのプログラムデータの書き込み時には、プログラムカウンタ60は第1のプログラム領域53（書き込み制御プログラム）の先頭アドレスである（FF00）番地にジャンプすると共に、プログラムデータの書き込み後は、第2のプログラム領域52の先頭アドレスである（0000）番地にジャンプする。そして、CPU70は、フラッシュROM50から読み出されるプログラム命令に従ってマイクロコンピュータ10の動作を実行する。

#### 【0029】

次に、上述したマイクロコンピュータ10の動作について、パーソナルコンピュータ100からフラッシュROM50にプログラムデータを書き込む場合を例として、図3のフローチャートを参照しながら説明する。

#### 【0030】

まず、最初のステップ200では、マイクロコンピュータ10がUSBケーブルに接続される。このとき、USBケーブルの電源ラインによってマイクロコンピュータ10に電源が投入されることにより、マイクロコンピュータ10がパワーオンリセットによりリセットされる。

#### 【0031】

次に、ステップ201において、プログラムカウンタ60の値は、第1のプログラム領域53（書き込み制御プログラム）の先頭アドレスである（FF00）番地へジャンプする。従って、その後マイクロコンピュータ10は当該書き込み

制御プログラムに従って以下の処理を実行する。

【0032】

上記のようにステップ201において、USBケーブルにマイクロコンピュータ10が接続されると、マイクロコンピュータ10側に設けられたプルアップ抵抗を介して、USB差動信号( $D^+$ ,  $D^-$ )が(L, L)から例えば(H, L)へと変化する。パーソナルコンピュータ100はこのUSB差動信号( $D^+$ ,  $D^-$ )の変化により、マイクロコンピュータ10がUSBネットワークに接続されたことを検知し、所定時間後にUSBバスリセット信号を発行する。ステップ202では、このUSBバスリセット信号待ち状態である。

【0033】

ステップ203は、USBバスリセット信号を受信したか否かを判定するステップであり、NOと判定された場合には待ち状態を維持する。YESと判定されると、次のステップ204に進む。

【0034】

ステップ204は、エニュミュレーション(Enumeration)によるUSBの初期化を行う。ここで、エニュミュレーションとは、一般にマイクロコンピュータ10とパーソナルコンピュータ100との間でUSBデータの送受信を行うことが可能な環境設定を行うための一連のソフトウェア処理である。

【0035】

エニュミュレーションにより行われる主な処理は、パーソナルコンピュータ100の初期化と、パーソナルコンピュータ100が支配するデバイスにアドレスを割り付ける処理である。後者において、USBインターフェース回路30内の制御レジスタ(アドレスレジスタ)内に、パーソナルコンピュータ100が割り当てた特定のアドレスが記憶される。これにより、マイクロコンピュータ10は、パーソナルコンピュータ100が送信して来たUSBパケット内のアドレスと上記アドレスレジスタ内のアドレスとを照合し、それらが一致した場合にのみ送信されきたUSBデータの処理を行う。

【0036】

こうして、USBデータの送受信を行うことが可能な環境設定が終了すると、

ステップ205ではパーソナルコンピュータ100からフラッシュROMに書き込むべきプログラムデータがUSB差動信号データ ( $D^+$ ,  $D^-$ ) の形で入力されてくる。

## 【0037】

ステップ206ではこの入力されたUSB差動信号データ ( $D^+$ ,  $D^-$ ) をUSBインターフェース回路30によってデータ処理する。このデータ処理内容は上述した通りであるが、シリアルデータ (8ビット×4) を所定の平行データ (32ビット) に変換するのがその主な処理である。

## 【0038】

ステップ207では、USBインターフェース回路30からRAM40へ平行変換されたプログラムデータが書き込まれる。そして、RAM40へ書き込まれたプログラムデータ量が所定量 (例えば128バイト) に達すると、この所定量を単位としてRAM40からバス45を介してフラッシュROM50の第2のプログラム領域52へ書き込みが開始される (ステップ208)。これはフラッシュROM50が複数ブロックに分割されており、128バイトをブロックとして構成されていることによる。したがって、RAM40のデータの蓄積量はフラッシュROM50のブロック構成に応じて適宜に選択可能である。

## 【0039】

ここで、実際にはUSBインターフェース回路30からRAM40へ平行変換されたプログラムデータの書き込み動作と、RAM40からフラッシュROM50へ書き込み動作は並行して行われるために、高速書き込みが実現される。

## 【0040】

ステップ208において、フラッシュROMへの書き込みが開始されるがこれには所定の時間を要する。そこで、ステップ209ではマイクロコンピュータ10はソフト的にNACK状態にセットされる。これはUSBパケットのハンドシェイク・パケットの一種であって、ホストであるパーソナルコンピュータ100からのデータを受け付けることができないことを知らせるためにパーソナルコンピュータ100へ返される。

## 【0041】

そして、ステップ210では書き込み終了か否かを判定する。その判定結果がNOであれば、NACK状態を維持する。その判定結果がYESであれば、ACK状態にセットされ、ACKはマイクロコンピュータ10側でデータを受け付け可能であることを知らせるためにパーソナルコンピュータ100へ返される。

## 【0042】

そして、次のステップ212ではフラッシュROM50へのプログラムデータの書き込みが全て終了したかを判定する。その判定結果がNOであれば、ステップ205へ戻り、残余のプログラムデータの書き込みを続行する。ここで、プログラムデータの書き込みはブロック（ページ）単位（例えば128バイト）で行われるため、全部のページが書き込まれるまでこの処理は繰り返される。

## 【0043】

判定結果がYESの場合には、プログラムカウンタ60の値は第2のプログラム領域52の先頭アドレスである（0000）番地にジャンプする。そして、マイクロコンピュータ10はパーソナルコンピュータ10から供給されたプログラムデータを読み出し、CPU70は解読されたプログラム命令に基づいてマイクロコンピュータの動作を実行開始する。

## 【0044】

なお、上述した実施形態では、パーソナルコンピュータ100からマイクロコンピュータ10のフラッシュROM50に対してプログラムデータを書き込む場合について説明したが、フラッシュROM50に書き込まれたプログラムデータを読み出して、パーソナルコンピュータ100へ送り返し、ベリファイを行うことも可能である。その場合には、データ処理の順序は上述したものと逆の順序となる。

## 【0045】

すなわち、フラッシュROM50から読み出されたプログラムデータはRAM40に一時記憶された後、USBインターフェース回路30へ逐次転送される。そして、USBインターフェース回路30では書き込みの際とは逆のデータ処理を施し、パラレルデータを所定のシリアルデータに変換後、USBケーブルを介してパーソナルコンピュータ100へ送出する。

【 0 0 4 6 】

また、上述した実施形態では初期状態においてプログラムデータを書き込むべき第2のプログラム領域52が空状態であるが、これに限定されることなくプログラムのバージョンアップに伴うプログラムの書き換えに対しても同様に適用することができる。

【 0 0 4 7 】

【発明の効果】

本発明によれば、ホスト（パーソナルコンピュータ）とマイクロコンピュータとの間でUSBデータ送受信を行う場合に、RAMデータ領域は、CPUとUSBインターフェース回路両方からアクセス可能に構成したので、RAMの有効活用が図れると共に、マイクロコンピュータのチップサイズを小さくできるという効果を奏する。

【図面の簡単な説明】

【図1】

本発明の実施形態に係るマイクロコンピュータを示すブロック図である。

【図2】

本発明の実施形態に係るマイクロコンピュータのRAM及び周辺回路を示すブロック図である。

【図3】

本発明の実施形態に係るマイクロコンピュータ10の動作例を示すフローチャートである。

【図4】

USBを利用したパーソナルコンピュータと周辺デバイスとの接続構成例を示す図である。

【符号の説明】

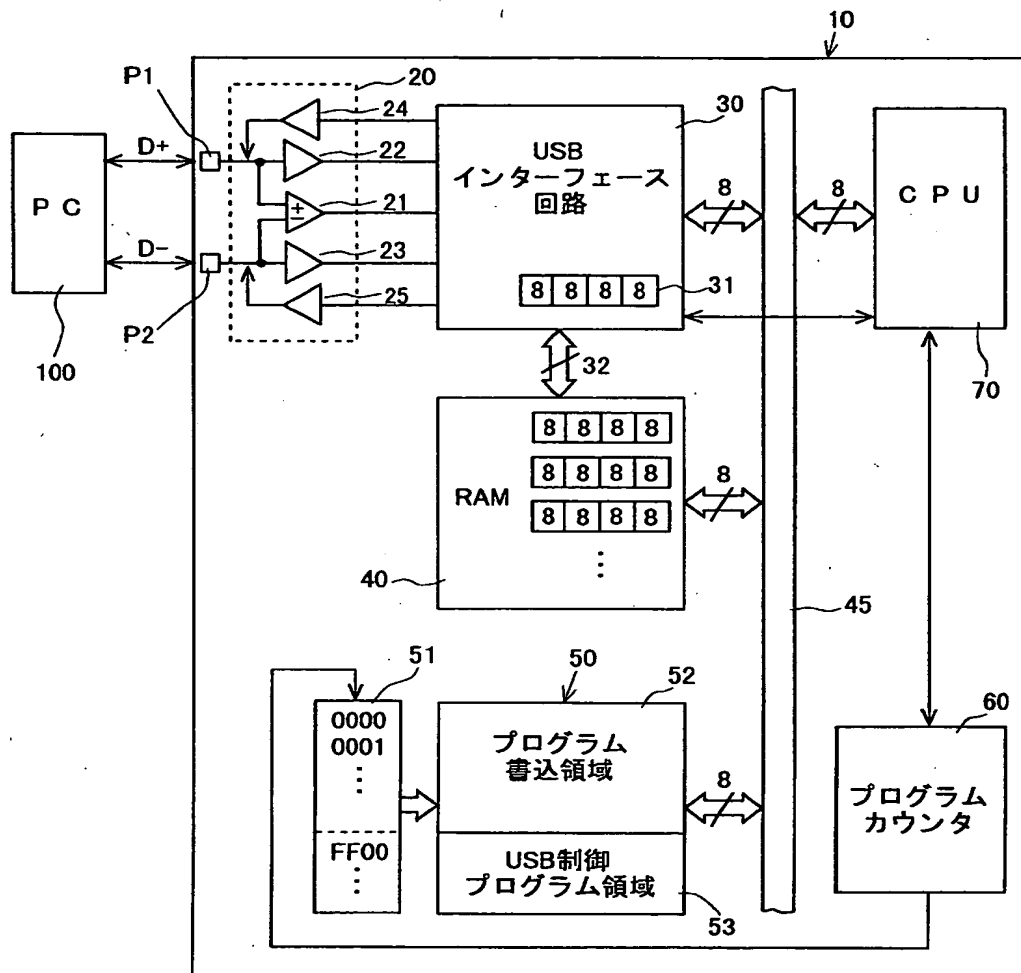
- 10     マイクロコンピュータ
- 20     入出力回路
- 30     USBインターフェース回路
- 40     RAM

- 4 5    バス
- 5 0    フラッシュ R O M
- 5 1    アドレスデコーダ
- 5 2    第 2 のプログラム領域
- 5 3    第 1 のプログラム領域
- 6 0    プログラムカウンタ
- 7 0    C P U

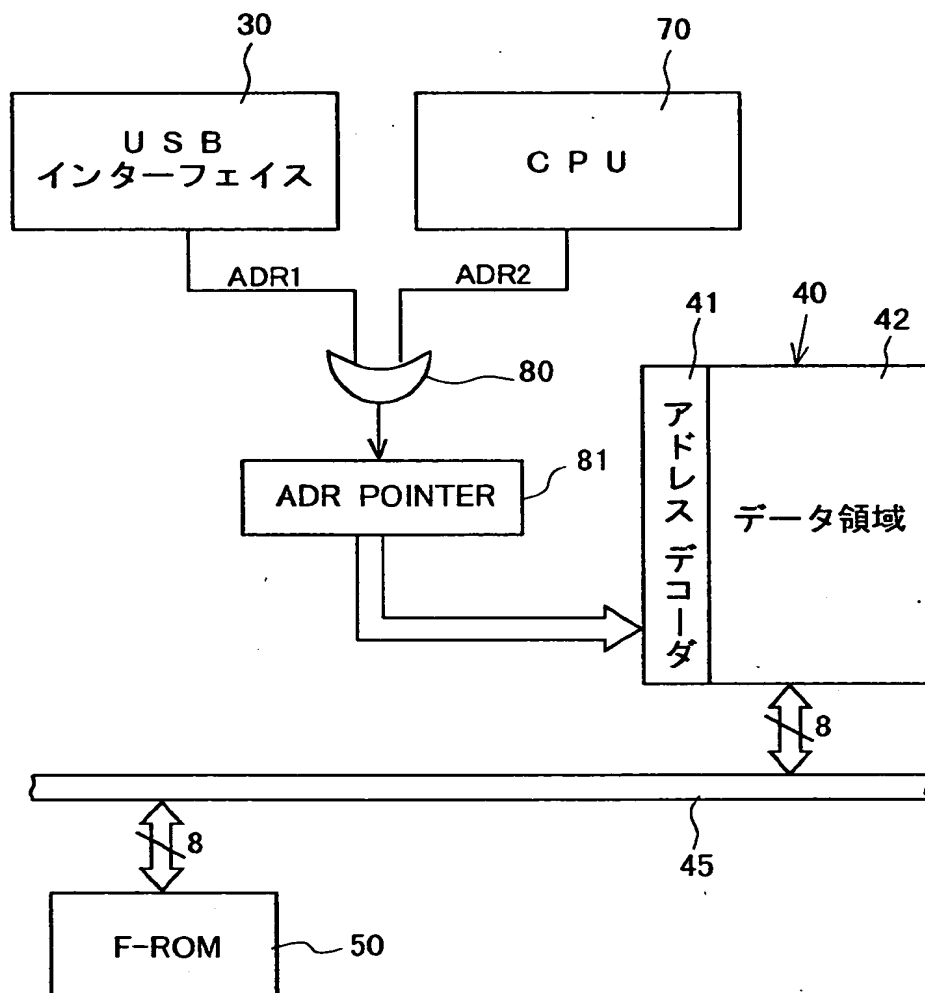
【書類名】

図面

【図 1】

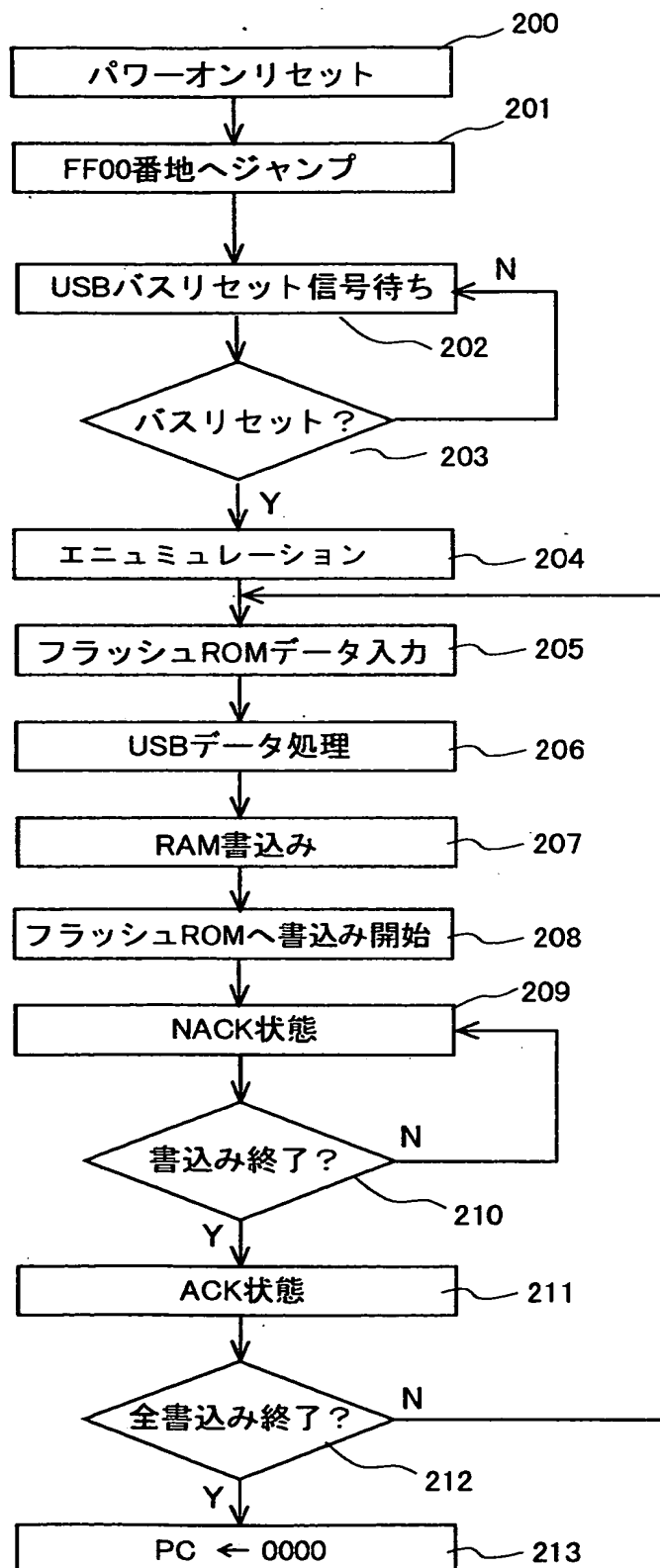


【図 2】

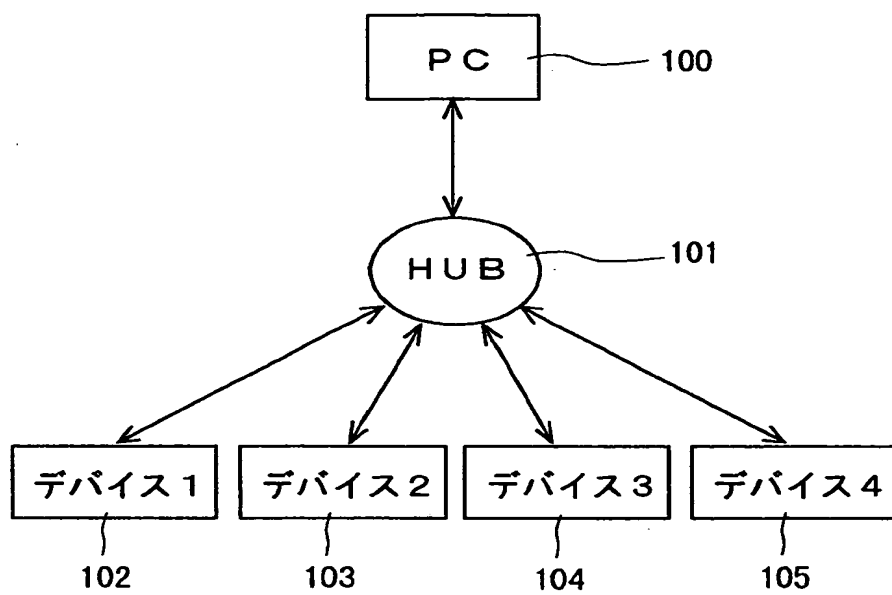




【図 3】



【図 4】



【書類名】                      要約書

【要約】

【課題】 ホストとのUSBデータ送受信を行う際に、マイクロコンピュータが本来具備しているデータメモリ用のRAMを有効活用すると共に、マイクロコンピュータのチップサイズを小さくする。

【解決手段】 RAM40のデータ領域42はアドレス信号ADR2が選択された場合はCPU70がコントロールするデータメモリ領域として利用可能であると共に、アドレス信号ADR1が選択された場合には、USBインターフェース回路30からのプログラムデータ（32ビット単位）を一時記憶するためのデータメモリ領域としても利用可能である。RAM40のデータ領域は、CPU70とUSBインターフェース回路30の両方からアクセス可能である。

【選択図】 図2

出 願 人 履 歴 情 報

識別番号 [000001889]

1. 変更年月日	1993年10月20日
[変更理由]	住所変更
住 所	大阪府守口市京阪本通2丁目5番5号
氏 名	三洋電機株式会社